

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-294960

(43)Date of publication of application : 10.11.1995

(51)Int.Cl.

G02F 1/136

H01L 29/786

(21)Application number : 06-092584

(71)Applicant : ROHM CO LTD

(22)Date of filing : 28.04.1994

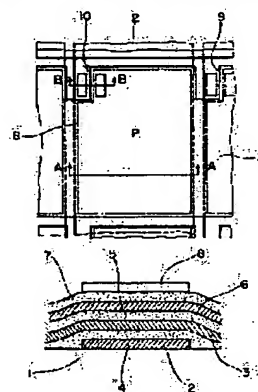
(72)Inventor : NISHI TAKASHI
MORIWAKE MASATO
NAMITA TOSHIHIRO
TAKAMURA MAKOTO

(54) TFT TYPE LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To improve an opening rate and to improve lightness by providing the device with first and second wirings formed of transparent electrodes, shielding films and pixel electrodes.

CONSTITUTION: The plural parallel board band-shaped gate wirings 2 which consist of an ITO (indium tin oxide) as a transparent metal and spread nearly over the entire surface of the display regions of unit pixels are formed in one direction on the one glass 1. The plural parallel broad band-shaped source wirings 3 which consist of the ITO as well are laminated and formed via first insulating films 4 consisting of SiO₂ in a direction orthogonal with the respective gate wirings 2. Shielding films 6 are formed of the ITO as well in the source wirings 3 via second insulating films 5 consisting of SiO₂. Recessed parts 9 formed to a recessed shape in plane view are formed near the parts intersecting with one edge of the data wirings 2 at the edges on one side of the respective source wirings 3. TFTs 10 corresponding to the respective pixel electrodes 8 are formed in the respective recessed parts 9.



LEGAL STATUS

[Date of request for examination]

28.07.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3308100

[Date of registration]

17.05.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The glass substrate countered and prepared mutually and the liquid crystal contained between said glass substrates, Two or more 1st wiring which has TFT for driving said liquid crystal, and was formed in the shape of parallel with the transparence metal on one internal surface of said glass substrate, Two or more 2nd wiring formed in the shape of parallel with the transparence metal so that it might intersect perpendicularly on said 1st wiring at this, the shielding film which was formed with the transparence metal on said 2nd wiring, and was formed in fixed potential possible [maintenance], and the pixel electrode which is each crossover field of said 1st and 2nd wiring, and was formed in the field on said shielding film with the transparence metal -- since -- the TFT mold liquid crystal display characterized by changing.

[Claim 2] The TFT mold liquid crystal display according to claim 1 with which opening for enabling connection of said 1st and 2nd wiring and said TFT with the electrical and electric equipment respectively was formed in said shielding film.

[Claim 3] It is the TFT mold liquid crystal display according to claim 1 with which said transparence metal consisted of ITO, and said insulator layer was formed from either [at least] oxidation silicon or silicon nitride.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the thin film transistor mold liquid crystal display which raised the numerical aperture.

[0002]

[Description of the Prior Art] Big attention is attracted these days according to fertilization using the planar technique widely used for manufacture of a semi-conductor with the high image quality being

possible for a TFT mold liquid crystal display. In order to control alternatively two or more pixel electrodes prepared in the shape of a matrix in order to control the array direction of the liquid crystal molecule held between glass substrates generally, and these pixel electrodes, this kind of TFT mold liquid crystal display is looked like [thin film mold galvanized iron JISUTA (TFT) prepared corresponding to each pixel electrode], and is constituted more.

[0003] Drawing 5 (a) shows the principal part of the conventional TFT mold liquid crystal display. As shown in this drawing, the conventional TFT mold liquid crystal display consists of TFT10 prepared corresponding to the pixel electrodes 8 and these pixel electrodes 8 as a viewing area. TFT10 has the source electrode 16 electrically connected to source wiring 3, the drain electrode 17 electrically connected to the pixel electrode 8, and the gate electrode 19 electrically connected to the gate wiring 2 at the list.

[0004] Drawing 5 (b) shows the cross section in alignment with line X-X among drawing 5 (a). As shown in this drawing, TFT10 has the semi-conductor layer 13 which has the n⁺ fields 14 and 15 mutually formed in the shape of opposite through insulator layers 4 and 5 on the gate electrode 19 formed on the glass substrate 1, and consists of an amorphous silicon (a-Si), on these n⁺ fields 14 and 15, conductive metals, such as aluminum, are put and the source electrode 16 and the drain electrode 17 are formed. Here, while the drain electrode 17 is electrically connected to the pixel electrode 8 formed on the insulator layer 5, the source electrode 16 and the gate electrode 19 are electrically connected to the gate wiring 2 and source wiring 3, respectively. Each TFT10 is made to operate alternatively by impressing a necessary voltage signal to the gate wiring 2 and source wiring 3 by such configuration, and the liquid crystal held between glass substrates is made to drive by controlling the potential on the pixel electrode 8 connected to the drain electrode 17 of TFT10.

[0005] Here, although the field in which the pixel electrode 8 was formed substantially is used for the liquid crystal display as a viewing area in the above-mentioned conventional liquid crystal display, it considers as fields other than this, i.e., the field between the pixel electrodes 8 with which the gate wiring 2 and source wiring 3 were formed in the field list in which TFT10 was formed, and a ** non-display field. Although the non-display field on the inside of TFT10 and the pixel electrode 8, and the glass substrate of another side which counters omits illustration, the light-shielding film which consists of Cr etc. is formed, and let it be a protection-from-light field here.

[0006]

[Problem(s) to be Solved by the Invention] The gate wiring 2 and source wiring 3 are formed between the pixel electrodes 8 with which the conventional TFT mold liquid crystal display has been arranged in the shape of a matrix as mentioned above. Since not only the field in which TFT10 was formed but the field between the pixel electrodes 8 with which such gate wiring 2 and source wiring 3 were formed was made into the non-display field, It could take only to the rate of the viewing area to all the display screens of a TFT mold liquid crystal display, i.e., a numerical aperture, and about 40% of *****, therefore a display bright enough as the whole display screen was not able to be obtained. Especially, with a TFT mold liquid crystal display, as mentioned above, since the electrical-potential-difference drive of each TFT10 is alternatively carried out with the line-sequential-scanning method through the gate wiring 2 and source wiring 3 which were formed in the shape of a grid between the pixel electrodes 8 of a large number arranged in the shape of a matrix Even if it is going to raise a numerical aperture by carrying out thinning of such gate wiring 2 and/or source wiring 3 When thinning of these wiring is carried out more than fixed, it will originate in too much increase of wiring resistance of the gate wiring 2 or source wiring 3, delay will arise to the signal for control, and the engine performance of a screen display will be reduced.

[0007] Moreover, with above-mentioned equipment, when a signal level is impressed to the gate wiring 2 and source wiring 3 on the occasion of the drive of liquid crystal, electric field occur around these wiring according to the current energized to the gate wiring 2 or source wiring 3, and when this electric field act on liquid crystal unnecessarily, there is a problem which causes a flicker in a screen display by liquid

crystal. Furthermore, in the conventional TFT mold liquid crystal display, since the semi-conductor layer 13 of TFT10 is electrically formed in the state of suspension on the insulating layer 5, when the semi-conductor layer 13 is the conductivity type of n mold, an electron faces passing through the inside of the semi-conductor layer 13 towards the drain field 14 from the source field 15 of the semi-conductor layer 13, and Si atom of the semi-conductor layer 13 may just be electrified gradually. Although it was thought that this was because the electron of Si atom in a semi-conductor layer is crawled off with a passage electron, the positive charge which the positive charge accumulated in this way was accumulated into the semi-conductor layer 13 near the drain field since the refuge by touch-down etc. was not prepared, and was accumulated in this way fluctuated electrical characteristics, such as the threshold value electrical potential difference V_{th} of TFT10, and had the problem which bars the good display of a screen.

[0008] This invention aims at offering the TFT mold liquid crystal display which was made in view of the above-mentioned problem, and raised the numerical aperture, with raised the lightness of a display.

[0009]

[Means for Solving the Problem] In order to solve the above-mentioned technical problem, the TFT mold liquid crystal display of this invention The glass substrate countered and prepared mutually and the liquid crystal contained between glass substrates, Two or more 1st wiring which has TFT for driving liquid crystal and was formed in the shape of parallel with the transparence metal on one internal surface of a glass substrate, Two or more 2nd wiring formed in the shape of parallel with the transparence metal so that it might intersect perpendicularly on the 1st wiring at this, the shielding film which was formed with the transparence metal on the 2nd wiring, and was formed in fixed potential possible [maintenance], and the pixel electrode which is each crossover field of the 1st and 2nd wiring, and was formed in the field on the shielding film with the transparence metal -- since -- it is characterized by changing.

[0010] Opening for enabling connection of the 1st and 2nd wiring and TFT with the electrical and electric equipment respectively is formed in the above-mentioned shielding film. The above-mentioned transparence metal consists of ITO, and an insulator layer is formed from either [at least] oxidation silicon or silicon nitride.

[0011]

[Function and Effect] Two or more 1st wiring formed in the shape of parallel with the transparence metal on one internal surface of a glass substrate, Two or more 2nd wiring formed in the shape of parallel with the transparence metal so that it might intersect perpendicularly on the 1st wiring at this, the shielding film which was formed with the transparence metal on the 2nd wiring, and was formed in fixed potential possible [maintenance], and the pixel electrode which is each crossover field of the 1st and 2nd wiring, and was formed in the field on the shielding film with the transparence metal -- since, since it constituted It becomes usable as a viewing area as it is about each crossover field of the 1st wiring and the 2nd wiring. Therefore, since only a wrap is required in a light-shielding film only about the field during wiring which the wrap need does not have and adjoins the field of wiring by the light-shielding film like before except for the field of TFT, it is possible to raise the numerical aperture which was at most about 40% conventionally to 80% or more.

[0012] Moreover, since the shielding film which can be held to fixed potential all over a parenchyma top was prepared between the 1st and 2nd wiring and liquid crystal While being able to prevent effectively the effect on the liquid crystal by the electric field generated according to the current energized to the 1st and 2nd wiring Since the produced charge is immediately missed for example, through grand wiring even when an unnecessary charge arises in the semi-conductor layer of TFT, an unnecessary charge is not accumulated into a semi-conductor layer.

[0013]

[Example] Next, the TFT mold liquid crystal display by this invention is explained to a detail, referring to drawing 1 thru/or drawing 4 according to an example. Although the TFT mold liquid crystal display by

this example omits illustration here, it has TFT prepared for every pixel electrode on one internal surface of the glass substrate which carried out opposite arrangement mutually through liquid crystal in order to control the electrical potential difference of two or more pixel electrodes arranged in the shape of a matrix since liquid crystal is driven, and these pixel electrodes. It is formed in the light-shielding film TFT which a color filter is formed in the field corresponding to a pixel electrode, i.e., a viewing area, and consists of Cr etc. on the glass substrate of another side and the field corresponding to between pixel electrodes, i.e., a protection-from-light field.

[0014] Drawing 1 shows the principal part of the TFT mold liquid crystal display of this example, and, specifically, shows the physical relationship in the plane view of the source wiring in the unit pixel formed on one glass substrate 1, gate wiring, a pixel electrode, etc. Drawing 2 shows the cross section in alignment with drawing 1 median-line A-A. As shown in drawing 1 on one glass substrate 1 best, change from ITO (indium-stannic acid ghost) as a transparence metal to an one direction, and the broad band-like gate wiring 2 of the viewing area of a unit pixel which spreads on the whole surface mostly is formed in two or more parallel. It consists in the direction which goes to these gate wiring 2 direct of ITO too, and laminating formation of the broad band-like source wiring 3 is carried out through the 1st insulator layer 4 which consists of SiO₂ at two or more parallel.

[0015] On source wiring 3, the shielding film 6 is too formed of ITO through the 2nd insulator layer 5 which consists of SiO₂. this shielding film 6 shows that plane view to drawing 3 -- as -- the parts of the source contact opening 11 and the gate contact opening 12 -- removing -- a glass substrate 1 top -- it is mostly formed over the whole surface. This shielding film 6 is formed so that it may be held at potential with fixed ground potential (0V) etc. For this reason, when the signal current is energized to the gate wiring 2 and/or source wiring 3, electric field occur according to an operation of these currents, but in this example, since the shielding film 6 held at fixed potential is formed between the gate wiring 2 and source wiring 3, and the liquid crystal that is not illustrated, it has prevented effectively that the electric field generated according to the current are intercepted with the shielding film 6, and affect liquid crystal.

[0016] Breadth which spreads all over a viewing area P as the gate wiring 2 is shown in drawing 1 best, For example, it is formed in the shape of parallel in gate wiring which adjoins by wiring width of face of about 100micro, and the condition, i.e., the wiring pitch of about 110micro, that 10micro was estranged, and another side and source wiring 3 are broad similarly. for example, the condition too separated from the source wiring which adjoins by wiring width of face of about 320micro 10micro, i.e., the wiring pitch of about 320micro, -- it comes out and is formed in the shape of parallel. The crevice 9 formed in the plane view concave near [where each source wiring 3 intersects one edge of the data wiring 2 at the one edge] the part is formed. TFT10 corresponding to each pixel electrode 8 is formed in these crevices 9.

[0017] Drawing 4 is drawing showing the enlarged section which showed TFT10 shown in drawing 1 to the detail along with line B-B. As shown in this drawing best, TFT10 of this example The semi-conductor layer 13 which is formed with an amorphous silicon (a-Si) on the shielding film 6, and has the source field 14 and the drain field 15 of n+ mold, The source electrode 16 extended from source wiring 3 to the source field 14 of the semi-conductor layer 13 through the source contact opening 11 of the shielding film 6, The drain electrode 17 which connects electrically the pixel electrode 8 and the drain field 15 of the semi-conductor layer 13, the gate electrode 18 extended from the gate wiring 2 on the 4th insulator layer 18 which consists of SiO₂ on the semi-conductor layer 13 through gate contact opening (refer to drawing 3) of the shielding film 6 -- since -- it is constituted. In addition, the light-shielding film 19 which consists of Cr is formed in the glass substrate 1 top of the lower part of the semi-conductor layer 13, i.e., a protection-from-light field.

[0018] Next, the manufacture approach of the TFT mold liquid crystal display of this example is explained. The ITO film is formed in the top face of one substrate 1 of the glass substrate used for the TFT mold liquid crystal display of this example by the spatter at about 3000Å thickness, and the band-

like gate wiring 2 with a wiring width of face of 100micro is formed at intervals of about 10micro wiring by performing patterning by etching. In addition, the light-shielding film 19 is formed in the field in which TFT is formed by the spatter and etching Cr. Subsequently, on the gate wiring 2, a plasma-CVD method is used, SiO₂ is etched into a pattern necessary with 300-degree C temperature conditions, after forming the 1st insulator layer 4 in 5000A thickness, the ITO film is further formed in 1st insulator layer 4 top face by the spatter at about 3000A thickness, patterning of this is carried out by etching, and it goes direct with the gate wiring 3, and the band-like source wiring 3 with a wiring spacing of about 10micro is formed by wiring width of face of 320micro. In this case, the crevice 9 is formed in the TFT formation field of one edge of source wiring 3 as mentioned above. If source wiring 3 is formed, the shielding film 6 by which SiO₂ was again formed in the source contact opening 11 and the gate contact opening 12 by the plasma-CVD method by performing the ITO film on the 2nd insulator layer 5 top face after forming the 2nd insulator layer 5 in 5000A thickness, and performing etching after formation to about 3000A thickness by the spatter further on 300-degree C temperature conditions will be formed on such source wiring 3. Subsequently, if it etches into the necessary pattern after forming the 3rd insulator layer 7 which consists of SiO₂ on the shielding film 6 at 5000A thickness, the semi-conductor layer 13 which consists of a-Si on 300-degree C temperature conditions by the plasma-CVD method will be formed in the TFT formation field on the shielding film 6. The source field 14 and the drain field 15 which consist of n⁺ layer are formed by forming in the top face of this semi-conductor layer 13 n⁺ layer which consists of the conductivity type of n⁺, and carrying out etching removal of the center section of this n⁺ layer. Subsequently, the pixel electrode 8 is formed by performing the ITO film to the field on the shielding film 6 with which the gate wiring 2 and source wiring 3 cross, and performing etching after formation to about 3000A thickness by the spatter. After formation of the pixel electrode 8, between the source field 14 of the semi-conductor layer 13 and source wiring 3 forms the source electrode 16 which consists of conductive metals, such as aluminum, so that it may connect electrically through the source contact opening 11 of the shielding film 6, and similarly, between the drain field 15 of the semi-conductor layer 13 and the pixel electrodes 8 forms the drain electrode 17 so that it may connect electrically. Subsequently, after forming the 4th insulator layer 18 in 5000A thickness by plasma CVD on 300-degree C temperature conditions and performing necessary etching, the gate electrode 19 which consists of conductive metals, such as aluminum, is formed so that it may be extended on the 4th insulator layer 18 through the gate contact opening 12 of the shielding film 6 from the gate wiring 2.

[0019] On the other hand, although illustration is omitted here, the light-shielding film of a necessary pattern is formed in the field during the data wiring 2 adjoining, the protection-from-light field, i.e., the TFT10 list, on the glass substrate which counters the glass substrate with which TFT10 and the pixel electrode 8 were formed, and during the gate wiring 3 by etching the film which consists of Cr after membrane formation by the spatter, and, subsequently to pixel electrodes other than this, a color filter is formed in the viewing area which counters by the necessary color.

[0020] Thus, the TFT mold liquid crystal display of this invention can be obtained by constituting ***** in the same approach as usual using two obtained glass substrates. In the above-mentioned example, although SiO₂ by plasma CVD was used for the 1st thru/or the 4th insulator layer, without being restricted to this, this invention may be replaced with SiO₂ and may use silicon nitride (SiN_x). Moreover, as a conductive metal used for a source electrode and a drain electrode, it is usable suitably in aluminum, Ta, Cr, etc.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is a glass substrate inside side ***** expansion top view by the example of this invention.

[Drawing 2] It is the sectional view of the pixel polar zone in alignment with line A-A of the glass substrate of drawing 1 .

[Drawing 3] It is the top view of the shielding film of the glass substrate of drawing 1 .

[Drawing 4] It is the sectional view of TFT in alignment with line B-B of the glass substrate of drawing 1 .

[Drawing 5] (a) is the glass substrate inside side ***** expansion top view of the conventional TFT mold liquid crystal display, and (b) is a sectional view in alignment with said drawing median-line X-X.

[Description of Notations]

1 Glass Substrate

2 Gate Wiring

3 Source Wiring

6 Shielding Film

8 Pixel Electrode

9 Crevice

10 TFT

11 Source Contact Opening

12 Gate Contact Opening

13 Semi-conductor Layer

14 Source Field

15 Drain Field

16 Source Electrode

17 Drain Electrode

19 Gate Electrode

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平7-294960

(43) 公開日 平成7年(1995)11月10日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/136	5 0 0			
H 0 1 L 29/786		9056-4M	H 0 1 L 29/ 78	3 1 1 A

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21) 出願番号 特願平6-92584

(22) 出願日 平成6年(1994)4月28日

(71) 出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72) 発明者 西 孝

京都市右京区西院溝崎町21番地 ローム株式会社内

(72) 発明者 守分 政人

京都市右京区西院溝崎町21番地 ローム株式会社内

(72) 発明者 波多 俊弘

京都市右京区西院溝崎町21番地 ローム株式会社内

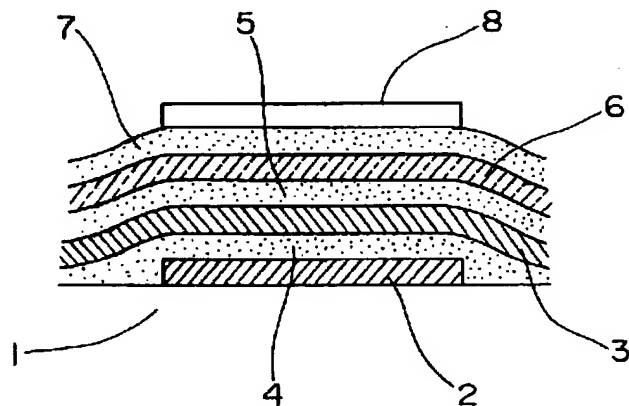
最終頁に続く

(54) 【発明の名称】 T F T型液晶表示装置

(57) 【要約】

【目的】 T F T型液晶表示装置の開口率を向上させる。

【構成】 T F T型液晶表示装置を、その配線を透明金属で形成すると共に、配線と液晶との間に透明金属のシールド膜を設けて構成する。



(2)

【特許請求の範囲】

【請求項1】相互に対向して設けられたガラス基板と、前記ガラス基板間に収納された液晶と、前記液晶を駆動するためのTFTとを有し、前記ガラス基板の一方の内表面上に透明金属により平行状に形成された複数の第1配線と、前記第1配線上にこれに直交するように透明金属により平行状に形成された複数の第2配線と、前記第2配線上に透明金属により形成され一定の電位に保持可能に形成されたシールド膜と、前記第1及び第2配線の各交差領域であって前記シールド膜上の領域に透明金属により形成された画素電極と、から成ることを特徴とするTFT型液晶表示装置。

【請求項2】前記シールド膜には前記第1及び第2配線と前記TFTとをそれぞれ電気に接続可能にするための開口が形成された請求項1に記載のTFT型液晶表示装置。

【請求項3】前記透明金属はITOからなり、前記絶縁膜は、酸化珪素及び窒化珪素の少なくとも一方から形成された請求項1に記載のTFT型液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、開口率を向上させた薄膜トランジスタ型液晶表示装置に関する。

【0002】

【従来の技術】TFT型液晶表示装置は、その高い画質と共に半導体の製造に広く用いられているプレーナ技術を利用した量産化が可能なことにより、昨今、大きな注目を集めている。この種のTFT型液晶表示装置は、一般に、ガラス基板間に保持した液晶分子の配列方向の制御を行うためにマトリックス状に設けた複数の画素電極と、これらの画素電極を選択的に制御するために各画素電極に対応して設けられた薄膜型トランジスタ（TFT）と、により構成されている。

【0003】図5（a）は従来のTFT型液晶表示装置の主要部を示す。同図に示すように、従来のTFT型液晶表示装置は、表示領域としての画素電極8と、これらの画素電極8に対応して設けられたTFT10から成っている。TFT10はソース配線3に電気的に接続されたソース電極16と、画素電極8に電気的に接続されたドレーン電極17と、並びにゲート配線2に電気的に接続されたゲート電極19と、を有している。

【0004】図5（b）は、図5（a）中、線X-Xに沿う断面を示す。同図に示すように、TFT10はガラス基板1上に形成されたゲート電極19上に絶縁膜4及び5を介して、相互に対向状に形成されたn⁺領域14、15を有し且つアモルファスシリコン（a-Si）から成る半導体層13を有しており、これらのn⁺領域14、15上にAl等の導電性金属を被着してソース電極16及びドレーン電極17が形成されている。ここで、ドレーン電極17は、絶縁膜5上に形成された画素

2

電極8に電気的に接続されていると共に、ソース電極16及びゲート電極19はゲート配線2及びソース配線3にそれぞれ電気的に接続されている。このような構成により、ゲート配線2及びソース配線3に所要の電圧信号を印加することにより、各TFT10は選択的に作動せしめられ、TFT10のドレーン電極17に接続された画素電極8上の電位を制御することによりガラス基板間に保持された液晶を駆動せしめている。

【0005】ここで、上述の従来の液晶表示装置では、実質的に画素電極8が形成された領域は表示領域として液晶表示に利用されているのだが、これ以外の領域、即ちTFT10が形成された領域並びにゲート配線2及びソース配線3が形成された画素電極8間の領域、は非表示領域とされている。TFT10及び画素電極8と対向する他方のガラス基板の内面上の非表示領域は、ここでは図示は省略するが、Cr等から成る遮光膜が形成されて遮光領域とされている。

【0006】

【発明が解決しようとする課題】従来のTFT型液晶表示装置は、上述のように、マトリックス状に配置された画素電極8の間にゲート配線2及びソース配線3が形成され、TFT10が形成された領域のみならず、これらのゲート配線2及びソース配線3が形成された画素電極8間の領域も非表示領域とされていたため、TFT型液晶表示装置の全表示画面に対する表示領域の割合、即ち開口率、は高々40%程度までしか採ることができず、そのため表示画面全体としては十分に明るい表示を得ることができなかった。特に、TFT型液晶表示装置では、上述のように、マトリックス状に配置された多数の画素電極8間に格子状に形成されたゲート配線2及びソース配線3を介して各TFT10を線順次走査方式により選択的に電圧駆動しているため、これらのゲート配線2及び／またはソース配線3を細線化することにより開口率を向上させようとしても、これらの配線を一定以上に細線化した場合、ゲート配線2やソース配線3の配線抵抗の過度な増大に起因して制御用信号に遅延が生じてしまい、画面表示の性能を低下させてしまう。

【0007】また、上述の装置では、液晶の駆動に際してゲート配線2及びソース配線3に信号電圧が印加されるとき、ゲート配線2やソース配線3に通電される電流によりこれらの配線の周囲に電界が発生し、この電界が液晶に不要に作用することにより、液晶による画面表示にちらつきを引き起こす問題がある。更に、従来のTFT型液晶表示装置では、TFT10の半導体層13は絶縁層5上に電気的に浮遊状態で設けられているので、その半導体層13が例えばn型の導電型である場合、半導体層13のソース領域15からドレーン領域14に向けて電子が半導体層13内を通過するに際して半導体層13のSi原子を徐々に正に帯電させてしまうことがあ

る。これは半導体層中のSi原子の電子が通過電子によ

(3)

3

りはじき飛ばされることによると考えられるが、このように蓄積した正電荷は接地等による逃げ場が設けられていないため、ドレーン領域近傍の半導体層13内に蓄積され、このように蓄積された正電荷は、TFT10の数値電圧 V_{th} 等の電気的特性を変動させ、画面の良好な表示を妨げる問題があった。

【0008】本発明は、上述の問題に鑑みてなされたものであり、開口率を向上させ、以て表示の明度を向上させたTFT型液晶表示装置を提供することを目的とする。

【0009】

【課題を解決するための手段】上記課題を解決するため、本発明のTFT型液晶表示装置は、相互に対向して設けられたガラス基板と、ガラス基板間に収納された液晶と、液晶を駆動するためのTFTとを有し、ガラス基板の一方の内表面上に透明金属により平行状に形成された複数の第1配線と、第1配線上にこれに直交するように透明金属により平行状に形成された複数の第2配線と、第2配線上に透明金属により形成され一定の電位に保持可能に形成されたシールド膜と、第1及び第2配線の各交差領域であってシールド膜上の領域に透明金属により形成された画素電極と、から成ることを特徴とする。

【0010】上記シールド膜には第1及び第2配線とTFTとをそれぞれ電気に接続可能にするための開口が形成される。上記透明金属はITOからなり、絶縁膜は、酸化珪素及び窒化珪素の少なくとも一方から形成される。

【0011】

【作用および効果】ガラス基板の一方の内表面上に透明金属により平行状に形成された複数の第1配線と、第1配線上にこれに直交するように透明金属により平行状に形成された複数の第2配線と、第2配線上に透明金属により形成され一定の電位に保持可能に形成されたシールド膜と、第1及び第2配線の各交差領域であってシールド膜上の領域に透明金属により形成された画素電極と、から構成したので、第1配線と第2配線の各交差領域をそのまま表示領域として使用可能になる。従って、TFTの領域を除いて、従来のように配線の領域を遮光膜で覆う必要はなく、隣接する配線間の領域のみを遮光膜で覆うだけでよいので、従来高々40%程度であった開口率を80%以上に向上させることが可能である。

【0012】また、第1及び第2配線と液晶との間に実質上全面に一定電位に保持可能なシールド膜を設けたので、第1及び第2配線に通電される電流により発生する電界による液晶への影響を有効に防止できると共に、TFTの半導体層中に不要な電荷が生じる場合でも、生じた電荷は例えばグランド配線を介して直ちに逃されるので、半導体層中に不要な電荷が蓄積されることはない。

【0013】

4

【実施例】次に、本発明によるTFT型液晶表示装置を実施例に従い図1乃至図4を参照しながら詳細に説明する。本実施例によるTFT型液晶表示装置は、ここでは図示は省略するが、液晶を介して相互に対向配置したガラス基板の一方の内表面上に、液晶を駆動するためにマトリックス状に配置された複数の画素電極と、これらの画素電極の電圧を制御するために各画素電極毎に対応して設けられたTFTを有している。他方のガラス基板には、カラーフィルターが画素電極に対応する領域、即ち表示領域、に形成され、及びCr等から成る遮光膜TFT及び画素電極同士間に対応する領域、即ち遮光領域、に形成されている。

【0014】図1は、本実施例のTFT型液晶表示装置の主要部を示し、具体的には、一方のガラス基板1上に形成された単位画素におけるソース配線、ゲート配線、及び画素電極等の平面視における位置関係を示す。図2は、図1中線A-Aに沿った断面を示す。一方のガラス基板1上には、図1中にて最良に示されるように、一方向に透明金属としてのITO（インジウム－錫酸化物）から成り単位画素の表示領域のほぼ全面に広がる幅広の帯状のゲート配線2が複数平行に形成されており、これらのゲート配線2に直行する方向にやはりITOから成り幅広の帯状のソース配線3が、 SiO_2 から成る第1絶縁膜4を介して複数平行に積層形成されている。

【0015】ソース配線3上には、シールド膜6が SiO_2 から成る第2絶縁膜5を介してやはりITOにより形成されている。このシールド膜6は、図3にその平面視を示すように、ソースコンタクト開口11及びゲートコンタクト開口12の部分を除き、ガラス基板1上のほぼ全面にわたり形成されている。このシールド膜6は、グランド電位（0V）等の一定な電位に保持されるように設けられている。このため、ゲート配線2及び／またはソース配線3に信号電流を通電したとき、これらの電流の作用により電界が発生するのだが、本実施例では、一定の電位に保持されたシールド膜6が、ゲート配線2及びソース配線3と図示しない液晶との間に設けられているので、電流により発生した電界はシールド膜6により遮断されて液晶に影響を及ぼすことを有効に防止している。

【0016】ゲート配線2は、図1に最良に示されるように、表示領域Pの全面に広がるような幅広、例えば約 100μ の配線幅で隣接するゲート配線と 10μ 離間された状態、即ち約 110μ の配線ピッチで平行状に形成され、他方、ソース配線3も同様に幅広で、例えば約 320μ の配線幅で隣接するソース配線とやはり 10μ 隔てた状態、即ち約 320μ の配線ピッチ、で平行状に形成されている。各ソース配線3はその一縁部にて、データ配線2の一縁部と交差する部分近傍に平面視凹状に形成された凹部9が形成されている。これらの凹部9には、それぞれの画素電極8に対応するTFT10が形成

(4)

5

されている。

【0017】図4は、図1中に示されたTFT10を線B-Bに沿って詳細に示した拡大断面を示す図である。同図に最良に示されるように、本実施例のTFT10は、シールド膜6上にアモルファスシリコン(a-Si)により形成されn+型のソース領域14及びドレーン領域15を有する半導体層13と、ソース配線3からシールド膜6のソースコンタクト開口11を介して半導体層13のソース領域14に延長されたソース電極16と、画素電極8と半導体層13のドレーン領域15とを電気的に接続するドレーン電極17と、ゲート配線2からシールド膜6のゲートコンタクト開口(図3参照)を介して半導体層13上のSiO₂から成る第4絶縁膜18上に延長されたゲート電極18と、から構成される。尚、半導体層13の下方のガラス基板1上、即ち遮光領域、にはCrから成る遮光膜19が形成されている。

【0018】次に、本実施例のTFT型液晶表示装置の製造方法について説明する。本実施例のTFT型液晶表示装置に使用するガラス基板の一方の基板1の上面にITO膜をスパッタにより約3000オングストローム膜厚に形成し、エッチングによりパターンニングを行うことにより100μmの配線幅の帯状のゲート配線2を約10μmの配線間隔にて形成する。尚、TFTが形成される領域には、Crにより遮光膜19をスパッタ及びエッチングにより形成しておく。次いで、ゲート配線2上にSiO₂をプラズマCVD法を用いて300℃の温度条件で第1絶縁膜4を5000オングストロームの膜厚に形成後所要のパターンにエッチングし、第1絶縁膜4上面に更にITO膜をスパッタにより約3000オングストローム膜厚に形成し、これをエッチングによりパターンニングしてゲート配線3と直行し且つ320μmの配線幅で約10μmの配線間隔の帯状のソース配線3を形成する。この場合ソース配線3の一縁部のTFT形成領域には、上述のように、凹部9を形成しておく。ソース配線3を形成したら、これらのソース配線3上に再びSiO₂をプラズマCVD法により300℃の温度条件で第2絶縁膜5を5000オングストロームの膜厚に形成後、第2絶縁膜5上面に更にITO膜をスパッタにより約3000オングストローム膜厚に形成後エッチングを行うことによりソースコンタクト開口11及びゲートコンタクト開口12が設けられたシールド膜6を形成する。次いで、シールド膜6上にSiO₂から成る第3絶縁膜7を5000オングストロームの膜厚に形成後所要のパターンにエッチングしたら、シールド膜6上のTFT形成領域にプラズマCVD法により300℃の温度条件でa-Siから成る半導体層13を形成する。この半導体層13の上面にはn+の導電型から成るn+層を形成し、このn+層の中央部をエッチング除去することにより、n+層から成るソース領域14及びドレーン領域15が形成される。次いで、ゲート配線2とソース配線3とが交差す

6

るシールド膜6上の領域にITO膜をスパッタにより約3000オングストローム膜厚に形成後エッチングを行うことにより画素電極8を形成する。画素電極8の形成後、Al等の導電性金属から成るソース電極16を、半導体層13のソース領域14とソース配線3との間がシールド膜6のソースコンタクト開口11を介して電気的に接続されるように形成し、同様にドレーン電極17を、半導体層13のドレーン領域15と画素電極8との間が電気的に接続されるように形成する。次いで、第4絶縁膜18を300℃の温度条件でプラズマCVDにより5000オングストロームの膜厚に形成して所要のエッチングを行った後、Al等の導電性金属から成るゲート電極19を、ゲート配線2からシールド膜6のゲートコンタクト開口12を介して第4絶縁膜18上に延長されるように形成する。

【0019】他方、ここでは図示を省略するが、TFT10及び画素電極8が形成されたガラス基板に対向するガラス基板上の遮光領域、即ちTFT10並びに隣接するデータ配線2間及びゲート配線3間の領域には、Crから成る膜をスパッタにより成膜後エッチングすることにより所要のパターンの遮光膜を形成し、次いで、これ以外の画素電極に対向する表示領域には、所要の染料によりカラーフィルタを形成する。

【0020】このようにして得た2枚のガラス基板を用いて従来と同様の方法により液晶表示装置を構成することにより本発明のTFT型液晶表示装置を得ることができる。上述の実施例では、第1乃至第4絶縁膜にプラズマCVDによるSiO₂を用いたが、本発明はこれに限られることなく、SiO₂に代えて窒化珪素(SiNx)を使用してもよい。また、ソース電極及びドレーン電極に用いる導電性金属としてはAl、Ta、Cr等を適宜使用可能である。

【図面の簡単な説明】

【図1】本発明の実施例によるガラス基板内面側視部分拡大平面図である。

【図2】図1のガラス基板の線A-Aに沿う画素電極部の断面図である。

【図3】図1のガラス基板のシールド膜の平面図である。

【図4】図1のガラス基板の線B-Bに沿うTFTの断面図である。

【図5】(a)は従来のTFT型液晶表示装置のガラス基板内面側視部分拡大平面図であり、(b)は同図中線X-Xに沿う断面図である。

【符号の説明】

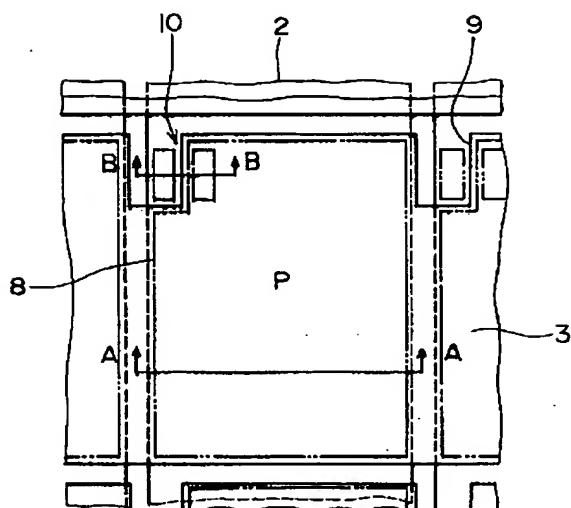
- 1 ガラス基板
- 2 ゲート配線
- 3 ソース配線
- 6 シールド膜
- 8 画素電極

(5)

- 9 凹部
- 10 TFT
- 11 ソースコンタクト開口
- 12 ゲートコンタクト開口
- 13 半導体層

7

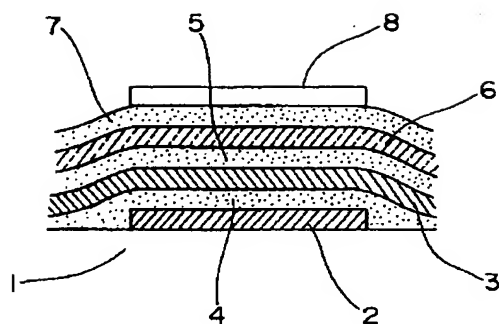
【図1】



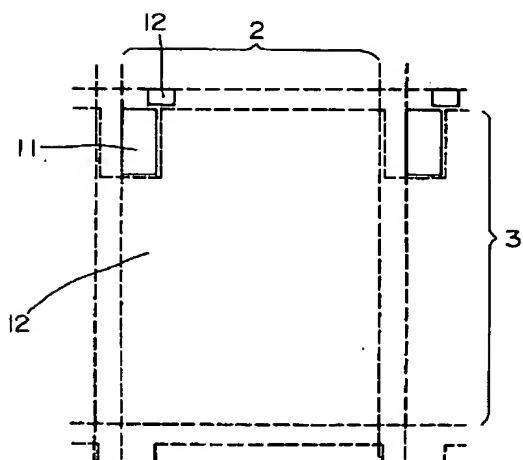
- 14 ソース領域
- 15 ドレイン領域
- 16 ソース電極
- 17 ドレイン電極
- 19 ゲート電極

8

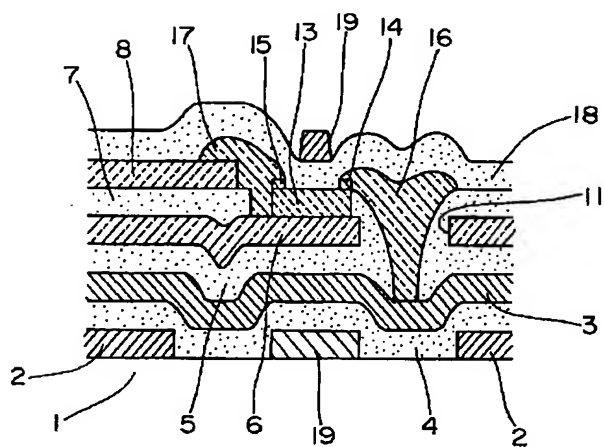
【図2】



【図3】

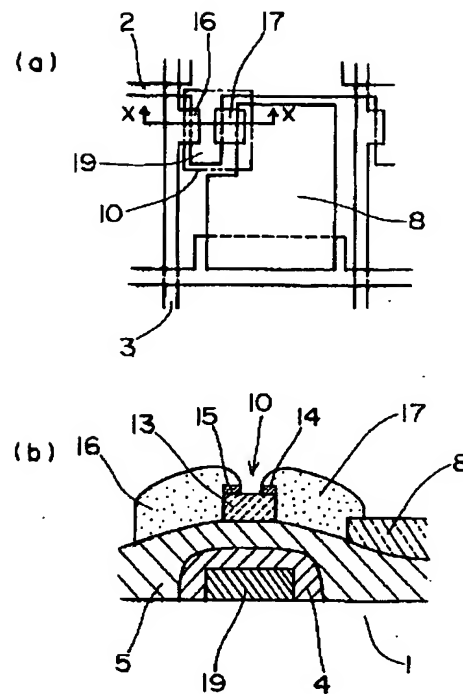


【図4】



(6)

【図5】



【手続補正書】

【提出日】平成6年10月5日

【手続補正1】

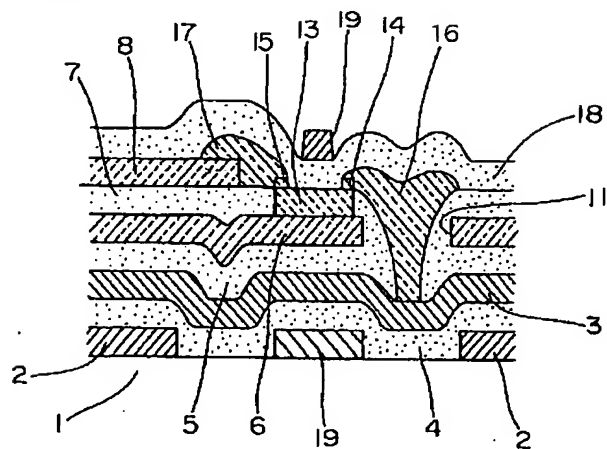
【補正対象書類名】図面

【補正対象項目名】図4

【補正方法】変更

【補正内容】

【図4】



(7)

フロントページの続き

(72) 発明者 高村 誠

京都市右京区西院溝崎町21番地 ローム株
式会社内